

日 本 国 特 許 庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日  
Date of Application:

2002年 9月26日

出 願 番 号  
Application Number:

特願2002-281262

[ST.10/C]:

[JP2002-281262]

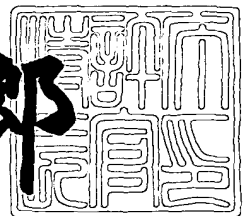
出 願 人  
Applicant(s):

光洋精工株式会社

2003年 7月 1日

特 許 庁 長 官  
Commissioner,  
Japan Patent Office

太田信一郎



出証番号 出証特2003-3051826

【書類名】 特許願

【整理番号】 104710

【あて先】 特許庁長官殿

【国際特許分類】 H03K 5/08

【発明者】

【住所又は居所】 大阪府大阪市中央区南船場三丁目 5 番 8 号 光洋精工株式会社内

【氏名】 則藤 安司

【特許出願人】

【識別番号】 000001247

【住所又は居所】 大阪府大阪市中央区南船場三丁目 5 番 8 号

【氏名又は名称】 光洋精工株式会社

【代理人】

【識別番号】 100104695

【弁理士】

【氏名又は名称】 島田 明宏

【手数料の表示】

【予納台帳番号】 114570

【納付金額】 21,000円

【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 ヒステリシス特性設定装置

【特許請求の範囲】

【請求項 1】 入力信号に対してヒステリシス特性を設定する装置であって

前記入力信号の電圧を、第 1 の電圧と当該第 1 の電圧より小さい第 2 の電圧とに分圧する分圧回路と、

前記第 1 の電圧が与えられる第 1 のポートと前記第 2 の電圧が与えられる第 2 のポートとを含み、所定のソフトウェア処理を行うことによりヒステリシス特性を設定するコンピュータとを備え、

前記コンピュータは、前記第 1 および第 2 のポートに与えられる電圧が共に所定の閾値以上である場合には前記入力信号がハイレベルであると判定し、前記第 1 のポートに与えられる電圧が前記閾値以上であってかつ前記第 2 のポートに与えられる電圧が前記閾値未満である場合には直前になされた判定内容と同一の判定を行い、前記第 1 および第 2 のポートに与えられる電圧が共に前記閾値未満である場合には前記入力信号がローレベルであると判定するソフトウェア処理を行うことを特徴とする、ヒステリシス特性設定装置。

【請求項 2】 前記分圧回路は、直列に接続される第 1 および第 2 の抵抗器を含み、前記第 1 の抵抗器の一端には前記入力信号が与えられかつ前記第 1 のポートが接続されており、前記第 1 の抵抗器の他端には前記第 2 の抵抗器の一端および前記第 2 のポートが接続されており、前記第 2 の抵抗器の他端は接地されることを特徴とする、請求項 1 に記載のヒステリシス特性設定装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、ヒステリシス特性設定装置に関し、より詳細には、例えばノイズを入力信号として検出しないようにするために、入力信号に対してヒステリシス特性を設定する装置に関する。

【 0 0 0 2 】

【従来の技術】

従来から、ノイズを入力信号として検出しないように入力信号に対してヒステリシス特性を設定する回路としては、シュミットトリガ回路に代表されるようなヒステリシス特性を有するロジック回路やコンパレータ回路が知られている。

【 0 0 0 3 】

図 5 は、演算増幅器および複数の抵抗器からなるシュミットトリガ回路の構成を例示した図である。このシュミットトリガ回路は、入力信号電圧が予め設定される（ヒステリシス電圧の）上限値より低い場合には H レベルの信号を出力し、入力信号電圧が上限値より高くなると L レベルの信号を出力する。その後、入力信号電圧が予め設定される（ヒステリシス電圧の）下限値より高い場合には L レベルの信号を出力し続け、入力信号電圧が下限値より低くなると H レベルの信号を出力する。このようにシュミットトリガ回路では、入力信号電圧がいったん上限値を上回ると、次に下限値を下回らない限り出力信号のレベルは変化せず、同様に、入力信号電圧がいったん下限値を下回ると、次に上限値を上回らない限り出力信号のレベルは変化しない。本明細書ではこの動作を入力信号に対してヒステリシス特性を設定する動作といい、この動作を行う装置をヒステリシス特性設定装置という。このヒステリシス特性を設定する動作により、ノイズによる入力信号の電圧変化（具体的には、入力信号の電圧が増加するときには上限値までの電圧変化、減少するときには下限値までの電圧変化）による影響が生じないため、入力信号からノイズが除去される。なお、上記動作により入力信号を方形波に整形することもできる。

【 0 0 0 4 】

【特許文献 1】

実公平 5 - 2 8 5 2 1 号公報

【 0 0 0 5 】

【発明が解決しようとする課題】

このようにシュミットトリガ回路に代表されるようなヒステリシス特性を設定するロジック回路やコンパレータ回路は、演算増幅器またはトランジスタと抵抗

器とにより構成されるため、部品の点数が多くなる。このことによりコストがかかり、また必要な配置スペースが大きくなる。

【 0 0 0 6 】

そこで、本発明の目的は、ヒステリシス特性を設定するロジック回路やコンパレータ回路よりも少ない部品点数で構成されるヒステリシス特性設定装置を提供することである。

【 0 0 0 7 】

【課題を解決するための手段および発明の効果】

第 1 の発明は、入力信号に対してヒステリシス特性を設定する装置であって、前記入力信号の電圧を、第 1 の電圧と当該第 1 の電圧より小さい第 2 の電圧とに分圧する分圧回路と、

前記第 1 の電圧が与えられる第 1 のポートと前記第 2 の電圧が与えられる第 2 のポートとを含み、所定のソフトウェア処理を行うことによりヒステリシス特性を設定するコンピュータとを備え、

前記コンピュータは、前記第 1 および第 2 のポートに与えられる電圧が共に所定の閾値以上である場合には前記入力信号がハイレベルであると判定し、前記第 1 のポートに与えられる電圧が前記閾値以上であってかつ前記第 2 のポートに与えられる電圧が前記閾値未満である場合には直前になされた判定内容と同一の判定を行い、前記第 1 および第 2 のポートに与えられる電圧が共に前記閾値未満である場合には前記入力信号がローレベルであると判定するソフトウェア処理を行うことを特徴とする。

【 0 0 0 8 】

このような第 1 の発明によれば、入力信号の電圧が分圧回路により分圧されることにより、ヒステリシス電圧の上限値および下限値となる閾電圧に対応する入力電圧値が設定され、コンピュータのソフトウェア処理により上記上限値および下限値に基づくヒステリシス特性が設定される構成である。この構成により、シュミットトリガ回路に代表されるような部品点数の多い回路によることなく、少ない部品点数でヒステリシス特性を設定することができる。

【 0 0 0 9 】

第 2 の発明は、第 1 の発明において、

前記分圧回路は、直列に接続される第 1 および第 2 の抵抗器を含み、前記第 1 の抵抗器の一端には前記入力信号が与えられかつ前記第 1 のポートが接続されており、前記第 1 の抵抗器の他端には前記第 2 の抵抗器の一端および前記第 2 のポートが接続されており、前記第 2 の抵抗器の他端は接地されることを特徴とする。

【 0 0 1 0 】

このような第 2 の発明によれば、分圧回路が 2 つの抵抗器のみで構成されるため、コンピュータに 2 つの部品のみを追加することにより入力信号にヒステリシス特性を設定することができる。

【 0 0 1 1 】

【発明の実施の形態】

以下、添付図面を参照して本発明の一実施形態について説明する。

< 1. 全体構成 >

図 1 は、本発明の一実施形態に係るヒステリシス特性設定装置およびローパスフィルタ回路の構成を示す図である。このヒステリシス特性設定装置は、抵抗分圧回路 2 0 と、入力用ポートである第 1 ポート I 1 および第 2 ポート I 2 を含むマイクロコンピュータ（以下「マイコン」と略称する）3 0 とを備えており、ローパスフィルタ回路 1 0 からの出力信号が与えられる。

【 0 0 1 2 】

ローパスフィルタ回路 1 0 は、抵抗器 R 3 およびコンデンサ C 1 によって構成されており、抵抗器 R 3 の一端（図中の A 点）には入力信号が与えられ、その他端（図中の B 点）から出力信号が上記ヒステリシス特性設定装置に与えられる。また、上記抵抗器 R 3 の他端はコンデンサ C 1 を介して接地されている。この構成により、入力信号に含まれる周波数の高い信号成分が除去される。なお、上記ローパスフィルタ回路 1 0 の構成は典型例にすぎず、周波数の高い信号成分が除去される回路であれば、上記回路構成に限定されない。以下、具体的な信号波形図を参照して説明する。

## 【 0 0 1 3 】

図 2 は、上記 A 点および B 点における信号波形を示す図である。図 2 ( a ) に示す A 点における入力信号にはチャタリングによるノイズが含まれる。このチャタリングによるノイズとは、例えば有接点のスイッチや有接点の速度センサに含まれる 2 つの接点が付いたり離れたりする際（すなわち ON / OFF が切り替わる際）に生じるノイズ信号である。このノイズ信号は短い時間に激しく電圧が変動するため周波数の高い信号成分を含む。したがって、上記ローパスフィルタ回路 1 0 （の A 点）に上記入力信号が与えられる場合、出力される信号は図 2 ( b ) に示す B 点における信号波形のように周波数の高い信号成分を含まない信号となる。この出力信号がヒステリシス特性設定装置の抵抗分圧回路 2 0 に与えられる。

## 【 0 0 1 4 】

抵抗分圧回路 2 0 は、抵抗器 R 1 , R 2 によって構成されており、抵抗器 R 2 の一端にはローパスフィルタ回路 1 0 からの信号が与えられる。また、この抵抗器 R 2 の一端はマイコン 3 0 の第 1 ポート I 1 に接続され、抵抗器 R 2 の他端は抵抗器 R 1 の一端およびマイコン 3 0 の第 2 ポート I 2 に接続され、抵抗器 R 1 の他端は接地されている。この構成により、第 1 ポート I 1 にはローパスフィルタ回路 1 0 からの信号電圧（以下「入力電圧」という）がそのまま印加され、第 2 ポート I 2 には分圧されて印加される。すなわち、入力電圧を  $V_i$  とするとき、第 1 ポート I 1 に与えられる電圧は  $V_i$  であり、第 2 ポート I 2 に与えられる電圧は  $(R_1 / (R_1 + R_2)) \cdot V_i$  である。したがって、第 1 ポート I 1 および第 2 ポート I 2 の固有の入力閾値（スレッシュホールド・レベル）である閾電圧値を  $V_{th}$  とするとき、第 1 ポート I 1 の閾電圧値に対応する入力電圧値は閾電圧値と同じ  $V_{th}$  となり、第 2 ポート I 2 の閾電圧値に対応する入力電圧値は分圧されていることから  $(1 + (R_2 / R_1)) \cdot V_{th}$  となる。ここで、R 1 , R 2 は抵抗器 R 1 , R 2 の抵抗値を示すものとし、閾電圧値とは入力されるデジタル信号がハイレベル（以下「H i」と略記する）であるかまたはローレベル（以下「L o」と略記する）であるかを区別するための閾値となる電圧値である。よって、上記第 1 ポート I 1 および第 2 ポート I 2 では、与えられる電圧が閾電

圧値以上である場合にはH i であり、閾電圧値未満である場合にはL o であるものとして検出される。

【0015】

マイコン30は、例えば車載電子制御ユニット（ECU）に含まれるマイクロコンピュータなどの、内蔵されるプログラムに基づくソフトウェア処理を行うコンピュータであり、ここでは上記第1ポートI 1および第2ポートI 2により検出されるH i またはL o の組み合わせに基づきヒステリシス特性を設定するソフトウェア処理を行う。このソフトウェア処理につき、図を参照して説明する。

【0016】

<2. マイコンのソフトウェア処理>

図3は、入力電圧に対応する第1ポートI 1および第2ポートI 2の検出結果と、上記ソフトウェア処理の結果とを表として示す図である。図示されるように、ここでは入力電圧の値に応じて、3つの場合に対応するソフトウェア処理が行われる。以下、これら3つの場合に分けてソフトウェア処理の内容を説明する。

【0017】

第1に、入力電圧V i が  $(1 + (R2/R1)) \cdot V_{th}$  以上である場合、入力電圧は第1ポートI 1および第2ポートI 2の閾電圧値に対応する入力電圧値以上であるため、第1ポートI 1および第2ポートI 2ではそれぞれH i が検出される。マイコン30は、第1ポートI 1および第2ポートI 2でそれぞれH i が検出される場合、処理結果としてH i を出力するようにソフトウェア処理を行う。この処理は簡単な条件式または論理式により行われる。なお、ここでの処理結果は所定のメモリ領域に保存されるものとする。

【0018】

第2に、入力電圧V i が  $V_{th}$  以上であってかつ  $(1 + (R2/R1)) \cdot V_{th}$  未満である場合、入力電圧は第1ポートI 1の閾電圧値に対応する入力電圧値以上であってかつ第2ポートI 2の閾電圧値に対応する入力電圧値未満であるため、第1ポートI 1ではH i が検出され、第2ポートI 2ではL o が検出される。マイコン30は、第1ポートI 1でH i が検出され第2ポートI 2でL o が検出される場合、処理結果として直前の処理結果（H i またはL o の値）を保持



するようにソフトウェア処理を行う。すなわち、マイコン 30 は所定のメモリ領域に保存される Hi または Lo の値を変更することなくそのまま出力する。

【 0 0 1 9 】

第 3 に、入力電圧  $V_i$  が  $V_{th}$  未満である場合、入力電圧は第 1 ポート I 1 および第 2 ポート I 2 の閾電圧値に対応する入力電圧値未満であるため、第 1 ポート I 1 および第 2 ポート I 2 ではそれぞれ Lo が検出される。ここで、マイコン 30 は、第 1 ポート I 1 および第 2 ポート I 2 でそれぞれ Lo が検出される場合、処理結果として Lo を出力するようにソフトウェア処理を行う。この処理は簡単な条件式または論理式により行われる。なお、ここでの処理結果も所定のメモリ領域に保存されるものとする。

【 0 0 2 0 】

このように、上記抵抗分圧回路 20 により分圧された電圧を第 2 ポート I 2 に与え、上記ソフトウェア処理を行うことにより、上限値を  $(1 + (R_2 / R_1)) \cdot V_{th}$  とし、下限値を  $V_{th}$  として、 $(R_2 / R_1) \cdot V_{th}$  の範囲をヒステリシス電圧とするヒステリシス特性設定装置が構成される。さらに、このヒステリシス特性設定装置の動作について、具体的な数値を例示して詳説する。

【 0 0 2 1 】

図 4 は、ヒステリシス特性設定装置の動作を説明するための図であり、図 4 (a) は、第 1 ポート I 1 および第 2 ポート I 2 に入力される電圧（以下「ポート電圧」という）と入力電圧との関係をグラフとして示す図である。ここで、抵抗分圧回路 20 に含まれる抵抗器  $R_1$  の抵抗値は  $2.5\text{ K}\Omega$ 、抵抗器  $R_2$  の抵抗値は  $1\text{ K}\Omega$ 、各ポートの閾電圧値  $V_{th}$  は  $2.5\text{ V}$  であるものとする。図 4 (a) に示されるように、入力電圧が  $3.5\text{ V}$  であるときに第 2 ポート I 2 に与えられる電圧値は分圧されることにより  $2.5\text{ V}$  となるため、第 2 ポート I 2 の閾電圧値に対応する入力電圧値は  $3.5\text{ V}$  となる。なお、第 1 ポート I 1 の閾電圧値に対応する入力電圧値が  $2.5\text{ V}$  となり、第 2 ポート I 2 の閾電圧値に対応する入力電圧値が  $3.5\text{ V}$  となることは、上述した関係式からも導くことができる。

【 0 0 2 2 】

図 4 (b) は、第 1 ポート I 1 および第 2 ポート I 2 により検出される Hi ま

たはL oの値と入力電圧との関係を示す図である。第1ポートI 1の閾電圧値に対応する入力電圧値は2. 5 Vとなり、第2ポートI 2の閾電圧値に対応する入力電圧値は3. 5 Vとなるため、これらの値の間には1 Vのずれが生じ、各ポートでH iまたはL oが検出される範囲も同様に1 Vのずれが生じる。この範囲がヒステリシス電圧と等しくなるように、上限値を3. 5 Vとし、下限値を2. 5 Vとして上記ソフトウェア処理が行われる。

#### 【0 0 2 3】

図4 (c) は、上記ソフトウェア処理の処理結果と入力電圧との関係を示す図である。このように、入力電圧が増加する場合、上限値である3. 5 V以上になるまで処理結果はL oであり、入力電圧が減少する場合、下限値である2. 5 V未満になるまで処理結果はH iであるため、1 Vのヒステリシス電圧を有するヒステリシス特性設定装置が構成される。

#### 【0 0 2 4】

以上のように、本ヒステリシス特性設定装置は、抵抗分圧回路2 0によりヒステリシス特性の上限値および下限値となる閾電圧に対応する入力電圧値が設定され、マイコン3 0のソフトウェア処理により上記上限値および下限値に基づくヒステリシス特性が設定される構成である。この構成により、ノイズによる入力信号の（電圧が増加するときには上限値までの、減少するときには下限値までの）電圧変化による影響が生じないため、入力信号からノイズが除去される。

#### 【0 0 2 5】

### < 3. 変形例 >

上記一実施形態に係るヒステリシス特性設定装置では、入力側前段にローパスフィルタ回路1 0が設けられる構成であるが、例えば入力信号に接地電位の変動によるノイズが含まれる場合には、周波数の高い信号成分を取り除く必要がないため、ローパスフィルタ回路1 0は省略される。この接地電位の変動によるノイズは、例えば車載電装装置の接地電位と車両用センサの接地電位とが通常異なることから、車載電装装置のON / OFF動作により瞬時的に車両センサの接地電位が変動することにより発生する。

#### 【0 0 2 6】

上記一実施形態に係るヒステリシス特性設定装置では、抵抗分圧回路 20 が 2 つの抵抗器 R1, R2 により構成されるが、互いに直列に接続される 3 つの抵抗器により構成されてもよい。この場合、抵抗器間の 2 つの接続点からそれぞれ第 1 ポート I1 および第 2 ポート I2 に電圧を与える構成とすれば、各抵抗器の抵抗値を適宜な値に設定することにより各ポートに対して適宜の電圧を与えることができる。また、抵抗分圧回路 20 は抵抗器により構成されるが、分圧することができる構成であれば、抵抗器以外の直流抵抗を有する部材により構成されてもよく、さらにはトランジスタにより増幅される信号が分圧される構成であってもよい。

【0027】

#### <4. 効果>

上記実施形態によれば、ローパスフィルタ回路 10 からの信号が抵抗分圧回路 20 により分圧されることにより、ヒステリシス特性の上限値および下限値となる閾電圧に対応する入力電圧値が設定され、マイコン 30 のソフトウェア処理により上記上限値および下限値に基づくヒステリシス特性が設定される構成である。この構成により、シュミットトリガ回路に代表されるような部品点数の多い回路によることなく、少ない部品点数（具体的には 2 つの抵抗器のみ）でヒステリシス特性を設定することができる。

【図面の簡単な説明】

【図 1】

本発明の一実施形態に係るヒステリシス特性設定装置およびローパスフィルタ回路の構成を示す図である。

【図 2】

上記実施形態における図 1 の A 点および B 点での信号波形を示す図である。

【図 3】

上記実施形態における入力電圧に対応する第 1 および第 2 ポートの検出結果とソフトウェア処理の結果とを表として示す図である。

【図 4】

上記実施形態に係るヒステリシス特性設定装置の動作を説明するための図であ

る。

【図 5】

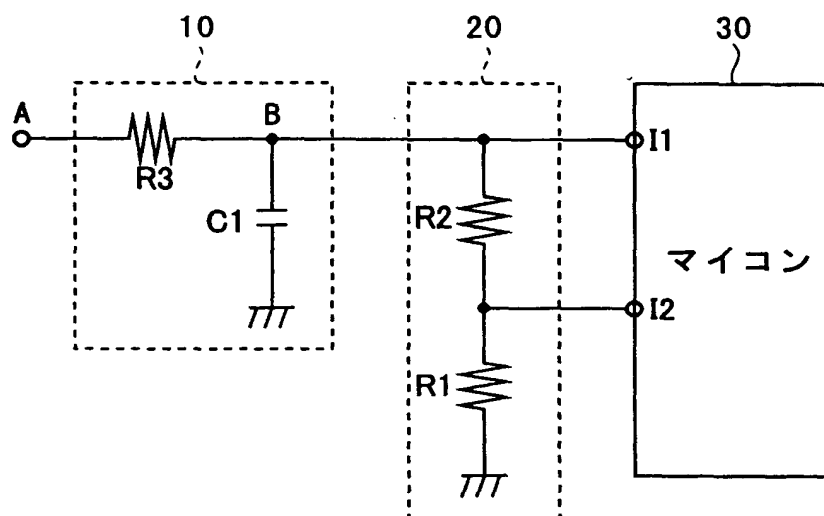
従来のシュミットトリガ回路の構成を例示した図である。

【符号の説明】

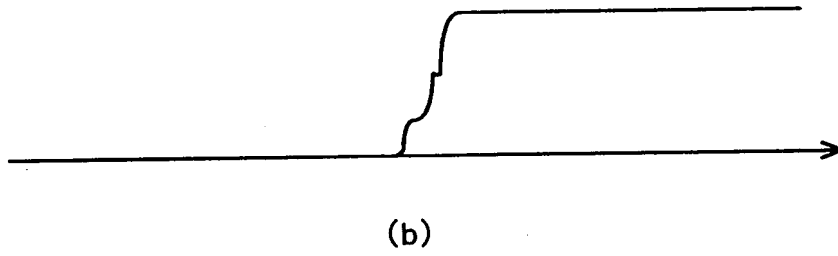
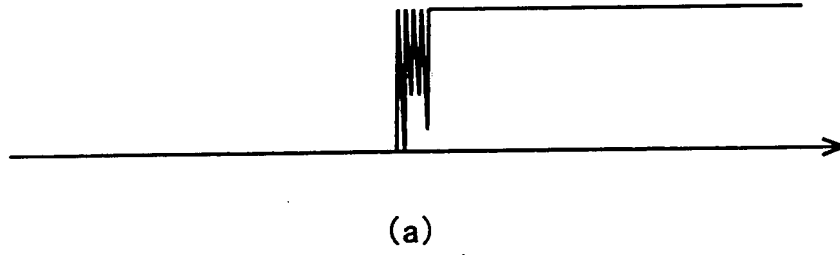
- 1 0 …ローパスフィルタ回路
- 2 0 …抵抗分圧回路
- 3 0 …マイクロコンピュータ
- I 1 …第 1 ポート
- I 2 …第 2 ポート
- R 1 ～ R 3 …抵抗器
- C 1 …コンデンサ

【書類名】 図面

【図 1】



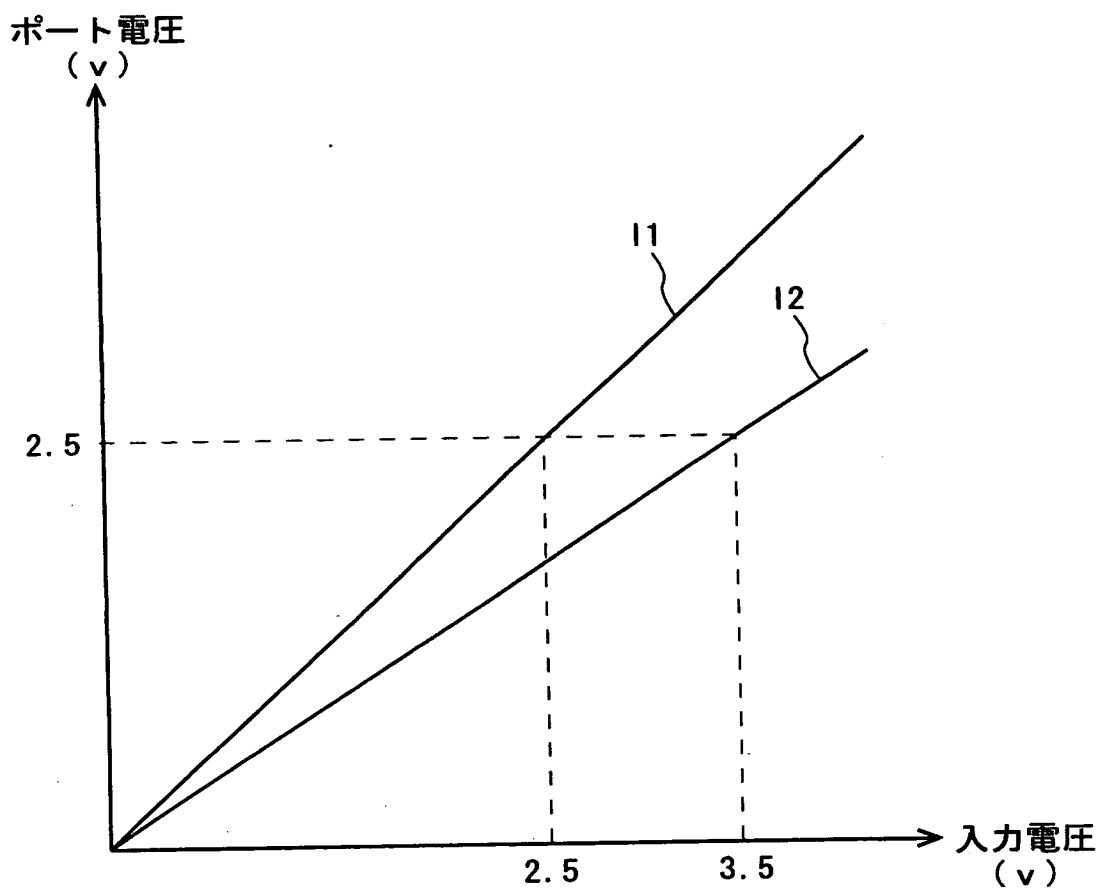
【図 2】



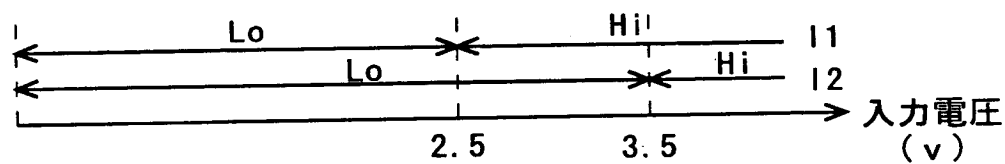
【図 3】

入力電圧 ( $V_i$ )	I1	I2	処理結果
$V_i \geq (1 + \frac{R_2}{R_1}) \cdot V_{th}$	Hi	Hi	Hi
$(1 + \frac{R_2}{R_1}) \cdot V_{th} > V_i \geq V_{th}$	Hi	Lo	変化なし
$V_{th} > V_i$	Lo	Lo	Lo

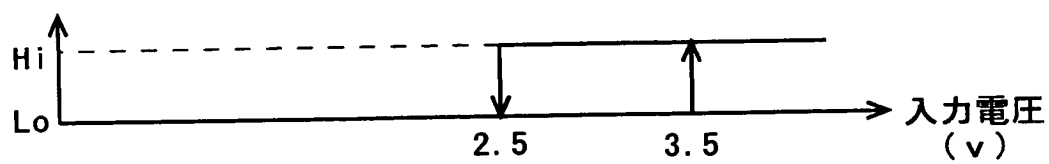
【図4】



(a)



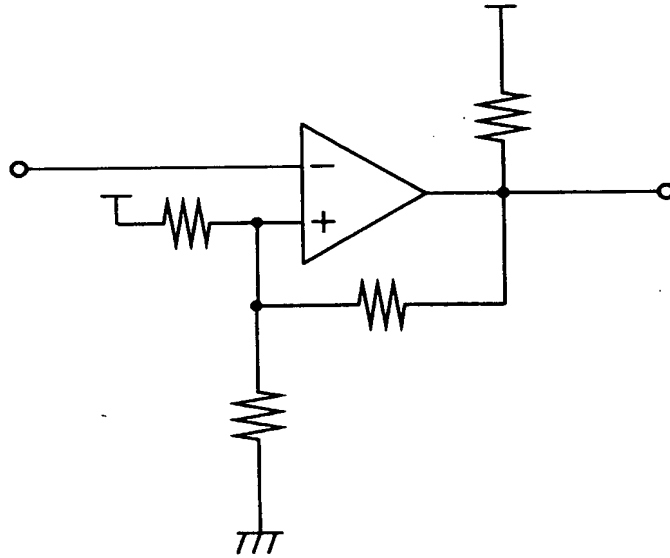
(b)



(c)



【図5】



【書類名】 要約書

【要約】

【課題】 ヒステリシス特性を設定するロジック回路やコンパレータ回路よりも少ない部品点数で構成されるヒステリシス特性設定装置を提供する。

【解決手段】 このヒステリシス特性設定装置は、2つの抵抗器を含む抵抗分圧回路20と、入力用ポートである第1ポートI1および第2ポートI2を含むマイコン30とを備えている。ローパスフィルタ回路10からの出力信号が与えられ、当該信号電圧は抵抗分圧回路20の抵抗器R1、R2により分圧され第2ポートI2に与えられる。マイコン30は、各ポートで検出されるHiまたはLoの値の組み合わせに基づく所定のソフトウェア処理により、第1ポートI1の閾電圧値に対応する入力電圧値を下限値とし第2ポートI2の閾電圧値に対応する入力電圧値を上限値とするヒステリシス特性を設定する。

【選択図】 図1

認定・付加情報

特許出願の番号	特願 2002-281262
受付番号	50201443450
書類名	特許願
担当官	第八担当上席 0097
作成日	平成14年 9月27日

<認定情報・付加情報>

【提出日】	平成14年 9月26日
-------	-------------

出 願 人 履 歴 情 報

識別番号 [000001247]

1. 変更年月日	1990年 8月24日
[変更理由]	新規登録
住 所	大阪府大阪市中央区南船場3丁目5番8号
氏 名	光洋精工株式会社